

(43) Date of publication of application : 18.10.1994

G01R 27/02
G01R 31/36

(71)Applicant : HEWLETT PACKARD CO <HP>

(72)Inventor: STEPHENS CHARLES S

(30) Priority

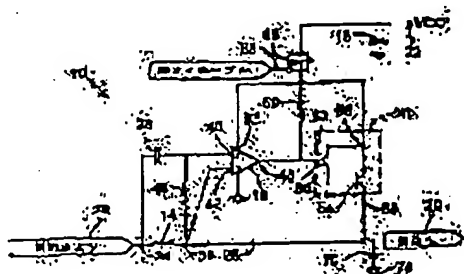
Priority number : 93 17215 Priority date : 11.02.1993 Priority country : US

(54) CURRENT HOLDING INDUCTANCE MULTIPLYING CIRCUIT

(57)Abstract:

PURPOSE: To prevent a current pulse to be applied to a battery from inflow to a load and precisely measure the impedance of the battery in a circuit while in operation.

CONSTITUTION: A circuit topology is effective to fix the power current in a battery impedance inspection device to a specified level and is provided with an inductor 14, a comparator 16, a driver 20, and an accumulation capacitor 18. The inductor 14 is connected in series to a current path between a current source 28 and a load 30. This inductor 14 generates a voltage fall to be changed by the current led out by means of the load 30. According to that voltage fall, the driver 20 provides the load 30 with a current to be supplied from the accumulation capacitor 18. The power current is returned to a constant level by means of the current provided by means of the driver 20.



LEGAL STATUS

[Date of request for examination] 07.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3437625

[Date of registration] 06.06.2003

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

Searching PAJ

2/2 ページ

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

[Claim(s)]

[Claim 1] A circuit characterized by having an inductor which is equipped with the 1st terminal which receives power supply current from a current source, and the 2nd terminal which supplies the power supply current to a load, and generates a voltage drop relevant to change of said power supply current, and a current driving means which is connected to the inductor, supplies addition current to said load according to said voltage drop, and maintains said power supply current in fixed magnitude.

[Detailed Description of the Invention]
[0001]

[Industrial Application] This invention relates to the circuit which generally measures the impedance of the circuit which stabilizes the current to a load, and a cell.
[0002]

[Description of the Prior Art] The impedance measurement value of a cell can serve as an index with the useful property of many cells. Therefore, the precise impedance measurement value of a cell is important for many uses.
[0003] There is a method of adding the current pulse of known magnitude to a cell among the methods of measuring the impedance of a cell. The pulse may be poured in to a cell or may be pulled out from a cell. The voltage of a cell is measured under the pulse processing and to before pulse processing or the back. Subsequently, the impedance of a cell can be determined by doing the division of the difference between the amplitude-measurement values of a cell in the magnitude of a current pulse. However, in order to make the measuring method of this cell impedance precise, all other current that is pulled out from a cell or is added to a cell must be kept constant. Moreover, it cannot flow into the load connected to the cell in a part of current pulse.

[0004] In order to secure the precision of impedance inspection of a cell, it is possible to remove a cell from the load (circuit which pulls out energy from a cell). However, it is not practical to separate a cell from the load and to conduct cell impedance inspection for many uses. For example, in the case of pocket mold count equipments, such as a palmtop computer, the cell is used continuously and power is supplied to memory or a clock circuit. A cell cannot be removed without interrupting these actuation, losing the data stored in the memory circuit, and also stopping program execution present in use.

[0005] Thinking otherwise is the method of connecting an isolation circuit or an element between a cell and a load. However, this use understands that a known isolation circuit is not practical. For example, for the use of pocket mold count equipment, in order to lengthen service life of a cell as much as possible and to acquire the positive starting characteristic, it is required between a cell and a load to maintain a low impedance path. The conventional isolation circuit cannot maintain a low impedance path between a cell and a load, therefore the service life of a cell becomes short. Moreover, an active switching device is difficult to control during starting. Therefore, these equipments are unsuitable although cell impedance inspection is conducted for such a use.

[0006]

[Means for Solving the Problem] This invention offers circuit topology for making current supplied to a load by cell stabilize or fix to fixed magnitude. In the suitable example, this

circuit topology is equipped with an inductor connected to a serial between a cell and a load. A terminal of the inductor is connected to an input of a comparator, and the potential difference between terminals which shows change of current (inductor current) pulled out from a cell with a load is detected. An output of the comparator is applied to a current drive circuit supplied from an are recording (storage) capacitor. According to an output of a comparator, the drive circuit supplies additional current to a load, and restores current pulled out from a cell to the fixed magnitude. Immobilization of inductor current can be enabled or disabled with the current switch connected between an are recording capacitor and a current drive circuit.

[0007] This circuit topology has a specified use of measuring a cell impedance. When a circuit is enabling, current supplied to a load from a cell is fixed to fixed magnitude. Then, it is prevented that a current pulse impressed to a cell flows into a load. Therefore, an impedance of a cell can be precisely measured working in a circuit. Furthermore, since an inductance of a value small for actuation of a circuit is enough, a serial impedance between a cell and a load maintains a low value, and the starting characteristic is not so much influenced. [0008] Other features and advantages of this invention will become clear from detailed explanation of the following suitable examples advanced with reference to a drawing. [0009]

[Example] Drawing 1 is referred to. The current maintenance inductance multiplication circuit topology 10 by the suitable example of this invention consists of, an are recording capacitor, an inductor 14, and the voltage comparison means 16, i.e., a comparator, 18, and the current driving means 20, i.e., a drive circuit. The inductor 14 is connected to the current path 26 between the current source 28 and the load 30 at the serial. There are two terminals 34 and 36 in an inductor 14. AC association of the 1st inductor terminal 34 is carried out through the capacitor 38 at the noninverting input 40 of a comparator 16. The 2nd inductor terminal 36 is connected to the reversal input 42 of a comparator 16. It connects among the comparator inputs 40 and 42, and bias resistance 46 maintains the small potential difference among these inputs, and promotes the stability of the difference signal generated by the comparator 16 with an output 48. In use of the bias resistance 46 in a suitable example, the comparator 16 assumes that it is a thing equipped with the NPN input. Other various bias devices can be used according to the technical gestalt of a comparator 16. By carrying out AC association of the inductor 14 at a comparator 16 using a capacitor 38, DC value of the current in the current path 26 affects a difference signal. A typical comparator output is an open collector which needs a pull-up resistor for an output. So, the pull-up resistor 50 is connected to the output 48.

[0010] Circuit topology 10 can also be carried out with an operational amplifier instead of a comparator 16 again. In the example of this invention which uses an operational amplifier as a voltage comparison means, the input bias resistance 46 and the output pull-up resistor 50 are unnecessary.

[0011] According to the property of common knowledge of an inductor, the voltage between the inductor terminals 34 and 36 is changed in proportion to change of the current which passes along an inductor 14. This property is mathematically expressed with a degree type in many cases.

[0012]

[Equation

$$V = L \cdot \frac{di}{dt}$$

1]

[0013] Here, V is current (power supply current) by which the voltage between inductor terminals and L pass along the inductance of an inductor, and i passes along an inductor. Therefore, change of the magnitude of power supply current produces a difference on the voltage between the inductor terminal 34 and 36. The potential difference between terminals is measured by the comparator 16, and the comparator 16 generates the difference signal proportional to the potential difference to an output 48.

[0014] The output 48 of a comparator is connected to the drive circuit 20. The drive circuit 20 consists of transistors 52 and 54 of the pair combined with the well-known Darlington configuration (ordinary collector cascade connection pair configuration) in the suitable example. However, the drive circuit 20 can be carried out using the output driver of other various gestalten which has sufficient gain and power manipulative capability. The drive circuit equipped with an accumulation drive circuit, a single element, and two or more elements, the drive circuit equipped with two or more elements in the configuration of Darlington and others by which cascade connection was carried out, etc. are included in such a drive circuit. The electric power supply of the drive circuit 20 is carried out in the collector input 56 by the are recording capacitor 18. The emitter output 58 of a transistor 54 is connected to a load 30. The base input 60 of a transistor 52 is connected to the comparator output 48.

[0015] According to a difference signal, the drive circuit 20 drives a load 30 with the current (drive current) supplied from the are recording capacitor. Therefore, when the amount of the power supply current pulled out with the load 30 through the inductor 14 changes, the potential difference is guided between the inductor terminal 34 and 36 by change of the power supply current. This potential difference is detected by the comparator 16 and that comparator 16 drives the drive circuit 20 by the difference signal proportional to said potential difference. According to the difference signal, the drive circuit 20 changes the drive current supplied to a load, and corrects the power supply current which passes along the current path 26. Thereby, it is restored to the magnitude to which power supply current is regularity, namely, was fixed.

[0016] The are recording capacitor 18 supplies power also to a comparator 16 by the power input 62 again. Typically, in order that the comparator output 48 may perform proper actuation, it is the open collector output which needs a pull-up resistor. Therefore, a pull-up resistor 50 is connected between the are recording capacitor 18 and the comparator output 48 through the current switch 66.

[0017] The current switches 66 are enabling and a means for disabling alternatively about the drive circuit 20 and a comparator 16. The current switch 66 has two conditions, i.e., an open condition, and a closing condition. In the state of disconnection, the current switch 66 separates a comparator 16 and the drive circuit 20 from the are recording capacitor 18, and disables those actuation. Moreover, in the state of closing, the current switch 66 connects a comparator 16 and the drive circuit 20 to the are recording capacitor 18, and enables circuit actuation. The current switch 66 switches a condition according to the fixed enable signal received in the input 68. Therefore, a circuit can be enabled alternatively, and the current supplied by the current source 28 can be fixed to the magnitude at the time of being enableized, and a circuit is disabled alternatively, and it becomes possible to change power supply current if needed for a load 30.

[0018] When the are recording capacitor 18 is separated from the remaining portion of a circuit 10 by changing the current switch 66 into an open condition, it is charged from the VCC power bus line 72. For almost all the uses that adopt a circuit 10, logic high-level voltage is supplied to the VCC bus line 72 by the switching power supply circuit in a load 30 (not shown).

[0019] A capacitor 76 is connected between a load 30 and the touch-down power bus line 78. This capacitor 76 offers some energy storage sections for a load, and makes late the necessary response time of the current holding circuit 10. Therefore, there is an effect of graduating further change from the magnitude to which power supply current was fixed in a capacitor 76.

[0020] The period which can fix power supply current by the circuit is restricted by many factors. Especially this power supply current clamp period is restricted by the amount of the energy currently stored in the are recording capacitor 18, and the amount of necessary current of a load 30. The period is restricted by the capacity of power supply current to supply sufficient energy for the switching power supply circuit in a load 30 again, and to maintain logic high-level voltage to the VCC power bus line 72.

[0021] Drawing 2 is referred to. The current holding circuit topology 10 is adopted by the cell impedance inspection circuit 90. This inspection circuit 90 is equipped with the cell 94 which supplies power supply current to a load 30 through the inductor 14 of the current holding circuit 10. The current holding circuit 10 operates as mentioned above so that power supply current may be fixed to fixed magnitude at the time of the enabling.

[0022] The current holding circuit 10 is enabling with the current maintenance enable signal of the active low received in the input 98 of the current switch 100. The current switch 100 is connected between the fixed enable input 68 of the current switch 66, and the touch-down power bus line 78. Resistance 102 is connected between logic high-level voltage Rhine 104 and the fixed enable input 68. Diode 106 is connected between the driver input 60 and the fixed enable input 68. When power is not supplied to a comparator 16, this diode 106 operates by offering a touch-down path so that the turn-off of the drive circuit 20 may be carried out. When a current maintenance enable signal is in logic high-level voltage, the current switch 100 switches to a closing condition, and the voltage of enable input 68 is set to a low. Thereby, the current switch 66 is opened wide and the current holding circuit 10 is disabled. Moreover, when a current maintenance enable signal is in logic low voltage, the current switch 100 is opened wide and it becomes possible to pull up the voltage of enable input 68 to a high logic voltage level by resistance 102. Thereby, the current switch 66 is closed and fixed actuation of the current holding circuit 10 is attained.

[0023] In order to measure the difference (cell voltage delta) of the cell voltage produced by adding a pulse to a cell 94, conventional voltage sample / hold circuit 110 are connected to the cell 94. This voltage sample / hold circuit 110 sample the voltage (cell voltage) of the sample input 114 according to the sample enable signal received on the sample enabling line 116.

[0024] As the inspection circuit 90 is the following, it measures the impedance of a cell 94. A current maintenance enable signal is expressed by the low, and the current holding circuit 10 is enabling. When the current holding circuit 10 is enabling, the power supply current pulled out with a load through an inductor 14 is fixed to fixed magnitude. When power supply current is being fixed, the current pulse of known magnitude is added to a cell 94 from the current pulse input line 118. Until after a current pulse is stabilized by a voltage sample / hold circuit 110 before a current pulse is added, it operates so that the difference (cell voltage delta) of cell voltage may be measured. Subsequently, the division of the cell voltage delta is done in the magnitude of a current pulse, and the value of a cell impedance arises.

[0025] The inspection circuit 90 is usable at a palmtop computer, in order to measure the impedance of the cell of a computer as mentioned above for example. When using the inspection circuit 90 with a palmtop computer, a switching power supply circuit, a microprocessor, memory, and other circuits concerning a computer are included in the load 30 of the inspection circuit 90. Suitably, the current maintenance enable signal and sample enable signal which are used in a cell impedance measurement process are supplied by the microprocessor circuit of the computer under control of software. A current pulse is generated by the constant current source (not shown) connected to the current pulse input 118, and is enabled by the microprocessor. A microprocessor measures the cell voltage delta by digitizing the cell voltage delta sampled by the voltage sample / hold circuit 110 by the analog / digital converter. Subsequently, a microprocessor determines a cell impedance by doing the division of the cell voltage delta by which the above was digitized in the known magnitude of a current pulse.

[0026] All over the inspection circuit 90 of drawing 2, two amperometry loops are shown for the purpose of instantiation. It connects between a cell and touch-down and the 1st loop 126 measures the magnitude of the current (cell current) which passes along the cell. It connects between an inductor 14 and a load 30, and the 2nd loop 128 measures power supply current. The current which passes along these [under various circuit conditions] two loops is shown in drawing 4

[0027] Drawing 4 is referred to. Wave A consists of a current pulse enable signal 136 for performing the trigger of the current pulse generation by the constant current source connected to the cell in the current pulse input 118. This current pulse enable signal is time

of day 140, and has the transition 138 to logic high-level voltage from logic low voltage. This transition 138 carries out the trigger of the current pulse generation by the constant current source. A constant current source starts generation of a current pulse at time of day 142 after short delay. The current pulse will be stabilized by time of day 144. The transition to a low from the high level of a current pulse enable signal arises at time of day 148, and generation of a current pulse is completed.

[0028] Wave B and C show the power supply current which flows a loop 128 (and inductor 14). In Wave B, the current holding circuit 10 is disabled by applying logic high-level voltage to the current maintenance enable input 98. When the current holding circuit 10 is disabling, it is not fixed but power supply current becomes able [a current pulse] to flow into a load 30 partially. therefore, a small portion of time of day 142 -- after to a small portion of time of day 144 -- power supply current increases behind from the current pulse which flowed. When a current pulse flows into a load, power supply current maintains a high level through a current pulse period.

[0029] In Wave C, the current holding circuit 10 is time of day 140, is enabled to a current pulse enable signal and coincidence, and is disabled at time of day 148. In spite of adding a current pulse to a cell 94, power supply current becomes [being substantially fixed to fixed magnitude with as, and], while the current holding circuit 10 is enabling. As for this wave C, that a current pulse flows into a load 30 shows that it is prevented by the current holding circuit 10.

[0030] Wave D, and E and F show the cell current which flows into a cell and passes along a loop 126. In Wave D, cell current is measured, without attaching a load 30. In the case of a no-load, the magnitude of cell current is equal to the magnitude of a current pulse through the whole measurement. Like previous statement, generation of a current pulse starts at time of day 142, and will be stabilized by time of day 144. The wave of this cell current is ideal to measure the impedance of a cell.

[0031] In Wave E, a load 30 is attached and the current holding circuit 10 is disabled. When the current holding circuit 10 is disabling, a current pulse flows into a load 30 partially. The current pulse to a cell 94 deteriorates by flowing into a load 30. For this reason, cell current never agrees in the perfect magnitude of a current pulse, and does not become fixed for the period of a pulse. In these conditions, the impedance of a cell cannot be measured precisely.

[0032] Moreover, in Wave F, a load 30 is attached and the current holding circuit 10 becomes enabling and disabling at the pulse enable signal 138,146 and coincidence, respectively. When the current holding circuit 10 is enabling, a current pulse does not flow into a load 30, but flows into a cell 94. At the time of day 144 whose current pulse is stable, the magnitude of cell current turns into magnitude of a current pulse. Therefore, a cell voltage delta can be measured using a voltage sample / hold circuit 110 at time of day 144, and a cell impedance can be precisely determined like previous statement.

[0033] Drawing 2 is referred to again. The inspection circuit 90 is equipped also with the boost circuit 158 which consists of the resistance 160 and the current switch 162 which were connected to the serial between the inductor terminal 36 and the touch-down power bus line 78 again. The current switch 162 switches between an open condition and a closing condition according to the boost enable signal received by the boost enable input 166. This boost circuit 158 can operate so that a load 30 may be provided with surplus current. If a boost enable signal is added to the current switch 162, the current switch 162 will be closed down and the amount of the power supply current which flows an inductor 14 will increase. While being fixed before power supply current is fixed by the current holding circuit 10 and, the magnitude of the power supply current which increased is fixed by the current holding circuit by adding a boost enable signal. After immobilization of the boosted power supply current, the boost circuit 158 is disabled immediately, and the current which flows resistance 160 can face to a load 30 again. The boost circuit 158 is disabled by stopping impression of a boost enable signal and making the current switch 162 switchable to an open condition.

[0034] Drawing 3 is referred to. The current holding circuit 10 can also be used with the programmable current sink 170 again. In order to form the programmable current sink 170

equipped with the current holding circuit 10, the boost circuit 158 shown in drawing 2 is transposed to the armature-voltage control boost circuit 176, and the active load 178 is connected to the load output 30.

[0035] The armature-voltage control boost circuit 178 consists of an operational amplifier 180, a bipolar transistor 182, two resistance 184, 186, and current switches 188. The collector 194 is connected to the inductor terminal 36, the emitter 196 is connected to resistance 184, and, as for a transistor 182, the base 198 is connected to the output 204 of an operational amplifier 180. Resistance 184 is connected between an emitter 196 and the touch-down power bus line 78. An emitter 196 is connected also to the reversal input 206 of an operational amplifier 180. Resistance 186 is connected between the noninverting input 208 of an operational amplifier 180, and the control volt input 210. The current switch 188 is connected between the noninverting input 208 and the touch-down power bus line 78. This current switch 188 is driven with the program enable signal received in the switch input 212 of a current switch.

[0036] The active load 178 is carried out in the example of illustration using a transistor 214 and resistance 216. The collector 218 of a transistor is connected to the load output 30 of the current holding circuit 10. Resistance 216 connects the base 220 of a transistor 214 to the load output 30. The emitter 222 of a transistor is grounded through the current switch 226. An active load is enabled by adding the load enable signal of an active high level to the gate 228 of the current switch 226.

[0037] The armature-voltage control boost circuit 176 operates so that the magnitude of the power supply current received in the power supply input 232 of the programmable current source 170 may be programmed. In order to program power supply current, the active load 178 is first disabled by expressing the load enable signal of the gate 228 of the current switch 226 to logic low voltage. When a load is disabling, only the boost circuit 176 can pull out current from the power supply input 232. Therefore, the magnitude of power supply current can be set up by programming the magnitude of the current pulled out by the boost circuit 176.

[0038] The current pulled out by the boost circuit 176 is programmed by applying the control voltage proportional to the magnitude of a request of power supply current to the control volt input 210. The control voltage can be obtained by the digital to analog converter (not shown) which generates control voltage based on the digital value which the user or the computer chose. When the program enable signal of the switch input 212 is in logic high-level voltage, the current switch 188 is closed and control voltage flows into touch-down through resistance 186. By expressing a program enable signal to low voltage, the current switch 188 replaces an open condition and control voltage becomes possible [driving the noninverting input of an operational amplifier 180]. An operational amplifier 180 amplifies control voltage and drives a transistor 182 with the amplified control voltage. If it drives on a certain voltage, a transistor 182 will enable the boost current proportional to the amplified control voltage in the emitter 196 to flow through resistance 184 from the inductor terminal 36. Here, said boost current has the value which did the division of the amplified control voltage in an emitter 196 with the resistance of resistance 184. Therefore, the magnitude of boost current is programmable by selecting the magnitude of control voltage suitably.

[0039] When set up equally to the boost current by which the magnitude of power supply current was programmed, it enables the current holding circuit 10 to fix power supply current to the magnitude. Subsequently, while disabling the boost circuit 176, the power supply current to which the above was fixed can be added to the active load 178 by enabling the active load 178. Thus, the programmable current sink 170 operates so that the current of the magnitude programmed in the power supply input 232 may be pulled out.

[0040] As shown in drawing 5, the programmable current source 240 can also be carried out using the current holding circuit 10 by not pulling out the power supply current of the programmed magnitude, but reversing the circuit topology of the programmable current sink 170 (drawing 3) so that the current may be supplied. In the programmable current source 240, current flows to the current source output 248 connected to the inductor terminal 34

through an inductor 14 from one of the current sources 242,244 connected to the inductor terminal 36 by the switch 246. A switch 246 operates so that either of the current sources 242,244 may be connected to an inductor 14.

[0041] A current source 244 can offer the pulse-like program current of predetermined magnitude, and can carry it out like the boost circuit 176 (drawing 3). The magnitude of the power supply current supplied with an output 248 disables the current holding circuit 10, and is set up by connecting a current source 244 to an inductor 14 with a switch 246. Subsequently, the magnitude of power supply current becomes equal to the predetermined magnitude of pulse-like program current. By enabling the current holding circuit 10 and fixing power supply current to predetermined magnitude, power supply current is maintainable in predetermined magnitude. Subsequently, a switch 246 can be operated so that an inductor 14 may be connected to the current source 242 which is a source of uncontrolling of current. Maintaining the current holding circuit 10 is continued in the magnitude which had power supply current fixed by making all excess currents flow into the drive circuit 20, and losing from an inductor 14.

[0042] Many uses other than the above can be considered in the current holding circuit 10 shown in drawing 1. For example, there is a use as a source impedance converter in the circuit topology 10. If it connects with a power supply, a circuit 10 will operate so that the input impedance of a circuit may be changed. Furthermore, when a circuit 10 is disabled by impressing logic low voltage to the switch input 68 in details, the impedance which passes along the current path 26 becomes low, and becomes equal only to the impedance of an inductor 14. However, when a circuit 10 is enabled by impressing logic high-level voltage to the switch input 68, the impedance of the current path 26 becomes very high. When a circuit 10 is enabling, while, as for this high impedance effect being attained, the potential difference between the source input 28 and the load output 30 can increase substantially, it is because power supply current is substantially kept eternal. Therefore, an input impedance equal to the value which did the division of the potential difference by change of power supply current serves as a very high value.

[0043] Another use of the circuit topology 10 shown in drawing 1 is a use of a current mode low-pass filter. In a current mode low-pass filter, the current holding circuit 10 is used for fixing the current which passes along the current path 26 with a continuous uniform time interval. Continuous immobilization of this current gives the equalization effect to current, and only very low frequency passes it effectively (namely, essentially DC passage filter).

[0044] Still more nearly another use of the circuit topology 10 is a use as a surge protective device. For a surge protective device use, the current holding circuit 10 is enabling at the time of detection of a power surge, and holds power supply current below in the magnitude of maximum current during the duration of a power surge. A power surge is detectable by comparing the potential difference between the inductor terminal 34 and 36 with the maximum threshold voltage. By the power surge, rapid increase of power supply current will occur and, for this reason, the larger potential difference than the maximum threshold voltage will occur. When the potential difference becomes larger than the maximum threshold voltage, it is prevented that a current maintenance enable signal is generated, a circuit 10 is enabling, and power supply current exceeds the magnitude of maximum current.

[0045] Still more nearly another use of the circuit topology 10 is a use as a power drop out (drop-out) arrester or a power BURAUN out (brown-out) arrester. For such a use, the current holding circuit 10 is enabling at the time of detection of the drop out of power, or BURAUN out, and maintains current to a larger value than the minimum current required for actuation of a load 30. In order to offer protection with a suitable circuit 10, it is necessary to store sufficient energy in the are recording capacitor 18, to continue at the drop out of the power of a load 30, or the duration of quiet power down, and to supply a load 30. A circuit 10 can be used, in order to hold sufficient current for example, to a pocket mold computer and to make it become storable [the data to non-volatile disk storage] from volatile electronic memory at the time of powering off.

[0046] Although the principle of this invention has been explained and illustrated with

reference to a 1 suitable example and some of its modifications, it will be understood that the configuration and details of this invention can be corrected without deviating from such a principle. Therefore, suppose that such all examples included in the thought of a thing equivalent to a publication and it of a claim and within the limits are charged as this invention.

[0047]

[Effect of the Invention] Since this invention was constituted as mentioned above, an inflow for the load of a current pulse impressed to a cell is prevented, and it becomes possible to measure the impedance of a cell precisely working in a circuit.

[0048] Below, the embodiments of this invention are enumerated.

- [0049] 1. Inductor Which is Equipped with 1st Terminal Which Receives Power Supply Current from Current Source, and 2nd Terminal Which Supplies the Power Supply Current to Load, and Generates Voltage Drop relevant to Change of Said Power Supply Current, The 1st input which was equipped with the current driving means which is combined with the inductor, supplies addition current to said load according to said voltage drop, and maintains said power supply current in fixed magnitude, and was further connected to said 1st terminal, The circuit characterized by having the comparator which has the 2nd input connected to said 2nd terminal, and the output connected to said current driving means, and this comparator generating the difference signal relevant to said voltage drop in said output.
- [0050] 2. Inductor Which is Equipped with 1st Terminal Which Receives Power Supply Current from Current Source, and 2nd Terminal Which Supplies the Power Supply Current to Load, and Generates Voltage Drop relevant to Change of Said Power Supply Current, The 1st input which was equipped with the current driving means which is combined with the inductor, supplies addition current to said load according to said voltage drop, and maintains said power supply current in fixed magnitude, and was further connected to said 1st terminal, The circuit characterized by having the operational amplifier which has the 2nd input connected to said 2nd terminal, and the output connected to said current driving means, and this operational amplifier generating the difference signal relevant to said voltage drop in said output.
- [0051] 3. Inductor Which is Equipped with 1st Terminal Which Receives Power Supply Current from Current Source, and 2nd Terminal Which Supplies the Power Supply Current to Load, and Generates Voltage Drop relevant to Change of Said Power Supply Current, The circuit characterized by having been combined with the inductor, having had the current driving means which supplies addition current to said load according to said voltage drop, and maintains said power supply current in fixed magnitude, and equipping said current driving means with an are recording capacitor and a drive circuit further.
- [0052] 4. Inductor Which is Equipped with 1st Terminal Which Receives Power Supply Current from Current Source, and 2nd Terminal Which Supplies the Power Supply Current to Load, and Generates Voltage Drop relevant to Change of Said Power Supply Current, It is combined with the inductor, supply addition current to said load according to said voltage drop, and maintain said power supply current in fixed magnitude. The circuit characterized by having had the current driving means and having enabling and the means to disable for said current driving means alternatively further.
- [0053] 5. Inductor Which it is Circuit Which Maintains Uniformly Current Which Passes along Current Path, and this Circuit is Connected to Current Path between Current Source and Load at Serial, and Has 1st Terminal Combined with Said Current Source, and 2nd Terminal Combined with Said Load, They are an are recording capacitor and the driving means which was combined with said inductor and connected to said are recording capacitor. The circuit characterized by having said driving means which power is supplied by said are recording capacitor, and drives said load with the addition current relevant to the voltage drop between said terminals of said inductor.
- [0054] 6. Circuit of preceding clause 5 publication characterized by having further comparison means to have the 1st input terminal combined with said 1st terminal for detecting voltage drop between said terminals of said inductor, and the 2nd input terminal

combined with said 2nd terminal, and to have output terminal further connected to said driving means for controlling said driving means by difference signal relevant to said voltage drop.

[0055] 7. Circuit of preceding clause 6 publication characterized by combining said 1st input terminal with said 1st terminal of said inductor by said are recording capacitor.

[0056] 8. Circuit of preceding clause 6 publication characterized by equipping said comparison means with comparator.

[0057] 9. Circuit of preceding clause 8 publication characterized by having further bias resistance connected between said 1st input terminal and said 2nd input terminal, and pull-up resistor connected between said output terminals and said are recording capacitors.

[0058] 10. The circuit of the preceding clause 9 publication characterized by equipping said driving means with the transistor of the pair connected with the Darlington configuration.

[0059] 11. The circuit of the preceding clause 5 publication which is the enabling switch from which it is connected between said are-recording capacitors and said driving means, and a condition changes to an open condition and a closing condition according to an enable signal, and an are-recording capacitor is separated from said driving means in the state of said disconnection, and carries out [having further said enabling switch of said which said are-recording capacitor is connected to said driving means in the state of closing, and supplied energy to the driving means, and] as the feature.

[0060] 12. The circuit of the preceding clause 5 publication characterized by having further the load capacitor connected to said 2nd terminal of said inductor.

[0061] 13. 1st Terminal of Said Inductor Which it is Method of Holding Power Supply Current Supplied to Load in Fixed Magnitude, and this Method Drove Load through Inductor with Power Supply Current from Current Source, and was Connected to Said Current Source, Detect change of the voltage drop between the 2nd terminal of said inductor connected to said load, and said load is driven with the addition current relevant to the change. How to hold the power supply current which is characterized by having the step of maintaining said power supply current in fixed magnitude and which is supplied to a load in fixed magnitude.

[0062] 14. The method of the preceding clause 13 publication characterized by having further the step of using the energy accumulated in said are recording capacitor in case the energy from a current source is accumulated in an are recording capacitor and said load is driven with said addition current.

[0063] 15. It is Method of Inspecting Impedance of Cell Which Supplies to Load Power Supply Current on which Requirements for Current are Changed according to the Method of Preceding Clause 13 Publication. Before this method fixes said power supply current and impresses a pulse to said cell, it measures the voltage of that cell. Impress a current pulse to said cell and the voltage of the cell is measured during impression of the pulse to the cell. Determine the voltage difference of the voltage measured during the aforementioned pulse impression, and the voltage measured before the aforementioned pulse impression. The 1st terminal of said inductor which it had the step to say, and the step to which the further aforementioned power supply current is made to fix drove said load through the inductor with said power supply current, and was connected to said cell, The inspection method of the impedance of a cell characterized by having the step of detecting change of the voltage drop between the 2nd terminal of said inductor connected to said load, driving said load with the addition current relevant to the change, and maintaining said power supply current in fixed magnitude.

[0064] 16. The method of the preceding clause 15 publication characterized by having the step of determining the impedance value of said cell as a value equal to the value which did the division of said voltage difference in the amount of said current pulse.

[Brief Description of the Drawings]

[Drawing 1] It is the circuit diagram showing the outline of the current maintenance inductance multiplication circuit topology by the suitable example of this invention.

[Drawing 2] It is the circuit diagram showing the outline of a cell impedance measurement

circuit	using	the	circuit	topology	of	<u>drawing 1</u>	
[Drawing 3]	It is the circuit diagram showing the outline of the programmable current sink						
using	the	circuit	topology	of	<u>drawing 1</u>		
[Drawing 4]	It is the graph which shows the wave of the current in the circuit of <u>drawing 2</u>						
[Drawing 5]	It is the circuit diagram showing the outline of a programmable current source						
using	the	circuit	topology	of	<u>drawing 1</u>		
[Description							Notations]
10	Current	Maintenance	Inductance	Multiplication	Circuit	Topology	
14						Inductor	
16						Comparator	
18		Are		Recording		Capacitor	
20			Drive			Circuit	
26			Current			Path	
28			Current			Source	
30						Load	
34		1st		Inductor		Terminal	
36		2nd		Inductor		Terminal	
38						Capacitor	
46			Bias			Resistance	
48	Output						

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-289073

(43)公開日 平成6年(1994)10月18日

(51)Int.Cl.⁵

G 0 1 R 27/02
31/36

識別記号

庁内整理番号

A 8117-2G
Z 7324-2G

F I

技術表示箇所

審査請求 未請求 発明の数 1 O L (全 11 頁)

(21)出願番号 特願平6-17228

(22)出願日 平成6年(1994)2月14日

(31)優先権主張番号 0 1 7 2 1 5

(32)優先日 1993年2月11日

(33)優先権主張国 米国(US)

(71)出願人 590000400

ヒューレット・パッカード・カンパニー
アメリカ合衆国カリフォルニア州パロアル
ト ハノーバー・ストリート 3000

(72)発明者 チャールズ・スタントン・スティーヴンス
アメリカ合衆国オレゴン州97330コーヴァ
リス, ノースイースト・ダイアン・ブレ
イス・1038

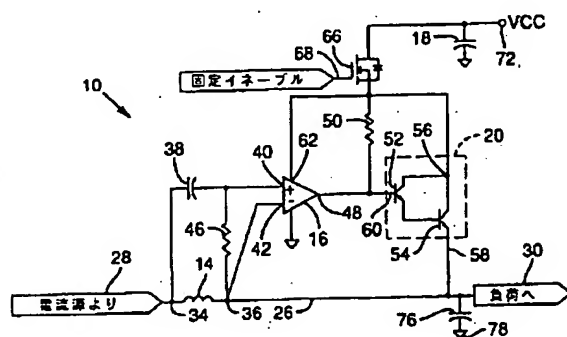
(74)代理人 弁理士 古谷 馨 (外2名)

(54)【発明の名称】 電流保持インダクタンス乗算回路

(57)【要約】

【目的】 電池に印加される電流パルスの負荷への流入を防止して、電池のインピーダンスを回路内で動作中に精確に測定すること

【構成】 電池インピーダンス検査装置において電源電流を一定大きさに固定するのに有用な回路トポロジであり、インダクタ14と比較器16とドライバ20と蓄積コンデンサ18とを備えたものである。前記インダクタは、電流源28と負荷30との間の電流経路に直列に接続される。このインダクタは、前記負荷により引き出される電流で変化する電圧降下を生成する。その電圧降下に応じて、前記ドライバは、前記蓄積コンデンサから供給される電流を前記負荷に提供する。前記ドライバにより提供された電流により、前記電源電流が一定大きさに戻される。



【特許請求の範囲】

【請求項1】電流源から電源電流を受容する第1端子とその電源電流を負荷に供給する第2端子とを備え前記電源電流の変化に関連する電圧降下を生成するインダクタと、そのインダクタに接続され前記電圧降下に応じて前記負荷に付加電流を供給して前記電源電流を一定大きさに維持する電流駆動手段とを備えることを特徴とする回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は一般に、負荷への電流を安定化させる回路および電池のインピーダンスを測定する回路に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】電池のインピーダンス測定値は、多数の電池の特性の有用な指標となることができる。従って、電池の精確なインピーダンス測定値は、多数の用途で重要なものである。

【0003】電池のインピーダンスを測定する方法には、既知の大きさの電流パルスを電池に加えるという方法がある。そのパルスは、電池へ注入しても電池から引き出しても良い。そのパルス処理中に、および、パルス処理の前または後に、電池の電圧を測定する。次いで電池の電圧測定値間の差を電流パルスの大きさで除算することにより、電池のインピーダンスを決定することができる。しかし、この電池インピーダンスの測定方法を精確にするには、電池から引き出されまたは電池に加えられる他の電流は全て一定に保たれていなければならない。また、電池に接続されている負荷に電流パルスの一部が流入することはできない。

【0004】電池のインピーダンス検査の精度を確保するために、電池をその負荷（電池からエネルギーを引き出す回路）から取り外すことが可能である。しかし多くの用途では、電池をその負荷から切り離して電池インピーダンス検査を行うのは実際的ではない。例えば、パームトップコンピュータ等の携帯型計算装置の場合、その電池は絶えず使用され、メモリまたはクロック回路に電力が供給される。これらの動作を中断したり、メモリ回路に格納されているデータを失ったりする他に、現在使用中のプログラムの実行を休止させたりすることなく、電池を取り外すことはできない。

【0005】他に考えられることは、電池と負荷との間に隔離回路または要素を接続する、という方法である。しかし、既知の隔離回路はこの用途には実際的ではないことがわかっている。例えば、携帯型計算装置の用途では、電池の有効寿命を可能な限り長くし且つ確実な始動特性を得るために、電池と負荷との間に低インピーダンス経路を維持することが必要である。従来の隔離回路は、電池と負荷との間に低インピーダンス経路を維持することができず、従って、電池の有効寿命が短くなる。

また、能動スイッチング装置は、始動中に制御することが困難なものである。従って、これらの装置は、このような用途で電池インピーダンス検査を行うのには不適当である。

【0006】

【課題を解決するための手段】本発明は、電池により負荷に供給される電流を一定大きさに安定化させまたは固定させるための回路トポロジを提供する。好適実施例では、本回路トポロジは、電池と負荷との間に直列に接続されたインダクタを備えている。そのインダクタの端子が比較器の入力に接続され、負荷により電池から引き出される電流（インダクタ電流）の変化を示す端子間電位差を検知するようになっている。その比較器の出力は、蓄積(storage)コンデンサから供給される電流駆動回路に加えられる。比較器の出力に応じて、その駆動回路は、負荷に付加的な電流を供給して、電池から引き出された電流をその固定された大きさに戻す。インダクタ電流の固定は、蓄積コンデンサと電流駆動回路との間に接続された電流スイッチにより、イネーブルまたはディセーブルにすることができる。

【0007】この回路トポロジは、電池インピーダンスを測定するという特定用途を有するものである。回路がイネーブルになると、電池から負荷へ供給される電流が一定大きさに固定される。その後、電池に印加される電流パルスが負荷へ流入することが防止される。従って、電池のインピーダンスを回路内で動作中に精確に測定することができる。更に、回路の動作のためには小さな値のインダクタンスで充分なので、電池と負荷との間の直列インピーダンスは低い値を維持し、また始動特性は大して影響を受けない。

【0008】本発明の他の特徴および長所は、図面を参照して進める以下の好適実施例の詳細な説明から明らかとなる。

【0009】

【実施例】図1を参照する。本発明の好適実施例による電流保持インダクタンス乗算回路トポロジ10は、インダクタ14と、電圧比較手段即ち比較器16と、蓄積コンデンサ18と、電流駆動手段即ち駆動回路20とから構成されている。インダクタ14は、電流源28と負荷30との間で電流経路26に直列に接続されている。インダクタ14には2つの端子34, 36がある。第1インダクタ端子34は、コンデンサ38を介して比較器16の非反転入力40にAC結合されている。第2インダクタ端子36は、比較器16の反転入力42に接続されている。バイアス抵抗46は、比較器入力40, 42の間に接続されてそれら入力間に小さい電位差を維持し、比較器16により出力48で生成される差信号の安定性を促進する。好適実施例でのバイアス抵抗46の使用にあたっては、比較器16がNPN入力を備えているものと仮定している。比較器16の技術形態に応じて、種々の他のバイアス機構を使用することができる。コンデンサ38を用

いてインダクタ14を比較器16にAC結合することにより、電流経路26中の電流のDC値が差信号に影響を与えることがないようにしている。典型的な比較器出力は、出力にプルアップ抵抗を必要とする開放コレクタである。それ故、プルアップ抵抗50が出力48に接続されている。

【0010】回路トポロジ10はまた、比較器16の代わりに演算増幅器で実施することもできるものである。演算増幅器を電圧比較手段として使用する本発明の実施例では、入力バイアス抵抗46および出力プルアップ抵抗50は必要ない。

【0011】インダクタの周知の性質によれば、インダクタ端子34, 36の間の電圧は、インダクタ14を通る電流の変化に比例して変動する。この性質は、数学的に次式で表されることが多い。

【0012】

【数1】

$$V = L \cdot \frac{di}{dt}$$

【0013】ここで、Vはインダクタ端子間の電圧、Lはインダクタのインダクタンス、iはインダクタを通る電流（電源電流）である。従って、電源電流の大きさが変化すると、インダクタ端子34, 36間の電圧に差が生じる。端子間の電位差は比較器16により測定され、その比較器16は、電位差に比例する差信号を出力48に生成する。

【0014】比較器の出力48は駆動回路20に接続されている。好適実施例では、駆動回路20は、周知のダーリントン構成（普通のコレクタ縦続接続ペア構成）で結合された一対のトランジスタ52, 54からなる。しかし、駆動回路20は、充分な利得および電力操作能力を有する他の様々な形態の出力ドライバを用いて実施可能なものである。そのような駆動回路には、集積駆動回路、単一素子および複数素子を備えた駆動回路、およびダーリントンその他の構成での縦続接続された複数素子を備えた駆動回路等が含まれる。駆動回路20は、蓄積コンデンサ18によりコレクタ入力56で電力供給される。トランジスタ54のエミッタ出力58は、負荷30に接続される。トランジスタ52のベース入力60は、比較器出力48に接続される。

【0015】差信号に応じて、駆動回路20は、蓄積コンデンサから供給された電流（駆動電流）で負荷30を駆動する。従って、インダクタ14を介して負荷30により引き出された電源電流の量が変化した際には、その電源電流の変化により、インダクタ端子34, 36間に電位差が誘導される。この電位差が比較器16により検出され、その比較器16が、前記電位差に比例する差信号で駆動回路20を駆動する。その差信号に応じて、駆動回路20は、負荷に供給される駆動電流を変化させて、電流経路26を通る電源電流を修正する。これにより、電源電流が一定の即ち固定された大きさに戻される。

【0016】蓄積コンデンサ18はまた、電力入力62で比

較器16にも電力を供給する。典型的には、比較器出力48は、適正動作を行うためにプルアップ抵抗を必要とする開放コレクタ出力である。従って、プルアップ抵抗50が、電流スイッチ66を介して、蓄積コンデンサ18と比較器出力48との間に接続される。

【0017】電流スイッチ66は、駆動回路20および比較器16を選択的にイネーブルおよびディセーブルにするための手段である。電流スイッチ66は、2つの状態、即ち開放状態および閉鎖状態を有する。開放状態では、電流スイッチ66は、比較器16および駆動回路20を蓄積コンデンサ18から切り離して、それらの動作をディセーブルにする。また、閉鎖状態では、電流スイッチ66は、比較器16および駆動回路20を蓄積コンデンサ18に接続して回路動作をイネーブルにする。電流スイッチ66は、入力68で受信した固定イネーブル信号に応じて状態の切り換えを行う。従って、回路を選択的にイネーブルにして、電流源28により供給された電流を、イネーブル化された時点の大きさに固定することができ、また、回路を選択的にディセーブルにして、負荷30の必要に応じて電源電流を変化させることが可能となる。

【0018】蓄積コンデンサ18は、電流スイッチ66を開放状態にすることにより回路10の残りの部分から切り離された際に、V_{CC}電力バスライン72から充電される。回路10を採用するほとんどの用途では、V_{CC}バスライン72には、負荷30中のスイッチング電源回路（図示せず）により論理高レベル電圧が供給される。

【0019】コンデンサ76は、負荷30と接地電力バスライン78との間に接続される。このコンデンサ76は、負荷のための幾らかのエネルギー貯蔵部を提供するものであり、また、電流保持回路10の所要応答時間を遅くする。従って、コンデンサ76には、電源電流の固定された大きさからの変化を更に平滑化するという効果がある。

【0020】電源電流を回路により固定することができ期間は、多数の要因によって制限される。特に、この電源電流固定期間は、蓄積コンデンサ18に貯えられているエネルギーの量および負荷30の所要電流量によって制限される。その期間はまた、負荷30中のスイッチング電源回路に充分なエネルギーを供給してV_{CC}電力バスライン72に論理高レベル電圧を維持する電源電流の能力によっても制限される。

【0021】図2を参照する。電流保持回路トポロジ10が、電池インピーダンス検査回路90により採用されている。この検査回路90は、電流保持回路10のインダクタ14を介して負荷30に電源電流を供給する電池94を備えている。電流保持回路10は、そのイネーブル時に、電源電流を一定大きさに固定するよう上述のように動作する。

【0022】電流保持回路10は、電流スイッチ100の入力98で受信された能動低レベルの電流保持イネーブル信号によりイネーブルになる。電流スイッチ100は、電流スイッチ66の固定イネーブル入力68と接地電力バスライ

ン78との間に接続されている。抵抗102は、論理高レベル電圧ライン104と固定イネーブル入力68との間に接続されている。ダイオード106は、ドライバ入力60と固定イネーブル入力68との間に接続されている。このダイオード106は、比較器16に電力が供給されていない際に接地経路を提供することにより、駆動回路20をターンオフするよう動作する。電流保持イネーブル信号が論理高レベル電圧にある場合、電流スイッチ100が閉鎖状態に切り換わり、イネーブル入力68の電圧が低レベルになる。これにより、電流スイッチ66が開放されて電流保持回路10がディセーブルになる。また、電流保持イネーブル信号が論理低レベル電圧にある場合には、電流スイッチ100が開放されて、抵抗102によりイネーブル入力68の電圧を高論理電圧レベルに引き上げることが可能となる。これにより、電流スイッチ66が閉鎖されて、電流保持回路10の固定動作が可能となる。

【0023】電池94にパルスを加えることにより生じる電池電圧の差（電池電圧デルタ）を測定するために、従来の電圧サンプル/ホールド回路110が電池94に接続されている。この電圧サンプル/ホールド回路110は、サンプルイネーブルライン116上で受信したサンプルイネーブル信号に応じて、サンプル入力114の電圧（電池電圧）をサンプリングする。

【0024】検査回路90は、以下のようにして電池94のインピーダンスを測定する。電流保持イネーブル信号が低レベルで表明されて電流保持回路10がイネーブルになる。電流保持回路10がイネーブルになると、インダクタ14を介して負荷により引き出される電源電流は一定大きさに固定される。電源電流が固定されている場合、既知の大きさの電流パルスが、電流パルス入力ライン118から電池94に加えられる。電圧サンプル/ホールド回路110は、電流パルスが加えられる前から電流パルスが安定した後まで電池電圧の差（電池電圧デルタ）を測定するよう動作する。次いで、電池電圧デルタが電流パルスの大きさを除算されて、電池インピーダンスの値が生じる。

【0025】検査回路90は、例えば、上述のようにコンピュータの電池のインピーダンスを測定するために、パームトップコンピュータで使用可能なものである。検査回路90をパームトップコンピュータで使用する場合、その検査回路90の負荷30には、スイッチング電源回路と、マイクロプロセッサと、メモリと、コンピュータに係る他の回路とが含まれる。好適には、電池インピーダンス測定プロセスで使用される電流保持イネーブル信号およびサンプルイネーブル信号は、ソフトウェアの制御下にあるコンピュータのマイクロプロセッサ回路により供給される。電流パルスは、電流パルス入力118に接続された定電流源（図示せず）により生成され、またマイクロプロセッサによってイネーブルにされる。マイクロプロセッサは、電圧サンプル/ホールド回路110によりサン

プリングされた電池電圧デルタをアナログ/ディジタル変換器でディジタル化することにより、その電池電圧デルタの測定を行う。次いで、マイクロプロセッサは、前記のディジタル化された電池電圧デルタを電流パルスの既知の大きさを除算することにより、電池インピーダンスを決定する。

【0026】例示を目的として、図2の検査回路90中には2つの電流測定ループが示されている。第1ループ126は、電池と接地との間に接続され、その電池を通る電流（電池電流）の大きさを測定する。第2ループ128は、インダクタ14と負荷30との間に接続され、電源電流を測定する。様々な回路条件下におけるこれら2つのループを通る電流を図4に示す。

【0027】図4を参照する。波形Aは、電流パルス入力118において電池に接続された定電流源による電流パルス生成のトリガを行うための電流パルスイネーブル信号136からなるものである。この電流パルスイネーブル信号は、時刻140で、論理低レベル電圧から論理高レベル電圧への遷移138を有する。この遷移138は、定電流源による電流パルス生成をトリガするものである。定電流源は、短い遅延の後に、時刻142で電流パルスの生成を開始する。その電流パルスは時刻144までに安定する。電流パルスイネーブル信号の高レベルから低レベルへの遷移が時刻148で生じて、電流パルスの生成が終了する。

【0028】波形B、Cは、ループ128（およびインダクタ14）を流れる電源電流を示している。波形Bの場合、電流保持回路10は、電流保持イネーブル入力98に論理高レベル電圧を加えることによりディセーブルにされる。電流保持回路10がディセーブルである場合、電源電流は固定されず、電流パルスが負荷30に部分的に流入することが可能となる。従って、時刻142の少し後から時刻144の少し後まで、電源電流は、流入した電流パルスから増大する。電流パルスが負荷に流入することにより、電源電流は、電流パルス期間を通して高レベルを維持する。

【0029】波形Cの場合、電流保持回路10は、時刻140で、電流パルスイネーブル信号と同時にイネーブルにされ、時刻148でディセーブルにされる。電池94に電流パルスが加えられるにもかかわらず、電源電流は、電流保持回路10がイネーブルである間は実質的に一定大きさに固定されたままとなる。この波形Cは、電流パルスが負荷30へ流入することが、電流保持回路10により防止されることを示している。

【0030】波形D、E、Fは、電池に流入しループ126を通る電池電流を示すものである。波形Dの場合、電池電流は負荷30を取り付けずに測定される。無負荷の場合、電池電流の大きさは測定全体を通して電流パルスの大きさに等しい。既述のように、電流パルスの生成は、時刻142で始まり、時刻144までに安定する。この電池電流の波形は、電池のインピーダンスを測定するのに理想的であ

る。

【0031】波形Eの場合には、負荷30が取り付けられ、電流保持回路10がディセーブルになっている。電流保持回路10がディセーブルである場合、電流パルスが負荷30に部分的に流入する。電池94への電流パルスは、負荷30へ流入することにより劣化する。このため、電池電流は、電流パルスの完全な大きさには決して合致せず、パルスの期間に亘って一定になることはない。これらの状況では、電池のインピーダンスを精確に測定することはできない。

【0032】また波形Fの場合には、負荷30が取り付けられ、電流保持回路10は、パルスイネーブル信号138、146と同時にそれぞれイネーブルおよびディセーブルになる。電流保持回路10がイネーブルである場合、電流パルスは負荷30には流入せず、電池94に流入する。電流パルスが安定している時刻144で、電池電流の大きさは、電流パルスの大きさとなる。従って、時刻144で電池電圧デルタを電圧サンプル/ホールド回路110を用いて測定して、既述のように電池インピーダンスを精確に決定することができる。

【0033】再び図2を参照する。検査回路90はまた、インダクタ端子36と接地電力バスライン78との間に直列に接続された抵抗160および電流スイッチ162から成るブースト回路158も備えている。電流スイッチ162は、ブーストイネーブル入力166で受信したブーストイネーブル信号に応じて開放状態と閉鎖状態との間で切り換わる。このブースト回路158は、負荷30に余剰電流を提供するよう動作可能なものである。ブーストイネーブル信号が電流スイッチ162に加えられると、電流スイッチ162が閉鎖して、インダクタ14を流れる電源電流の量が増大する。電源電流が電流保持回路10により固定される前および固定されている間にブーストイネーブル信号を加えることにより、増大した電源電流の大きさが、電流保持回路によって固定される。ブーストされた電源電流の固定後に、ブースト回路158を直ちにディセーブルにして、抵抗160を流れる電流が再び負荷30に向うようにすることができる。ブースト回路158は、ブーストイネーブル信号の印加を止めて、電流スイッチ162を開放状態へ切替可能にすることにより、ディセーブルにされる。

【0034】図3を参照する。電流保持回路10はまた、プログラム可能電流シンク170で用いることもできる。電流保持回路10を備えたプログラム可能電流シンク170を形成するために、図2に示したブースト回路158を電圧制御ブースト回路176に置き換え、能動負荷178を負荷出力30に接続する。

【0035】電圧制御ブースト回路178は、演算増幅器180と、バイポーラトランジスタ182と、2個の抵抗184、186と、電流スイッチ188とから構成される。トランジスタ182は、そのコレクタ194がインダクタ端子36に接続され、そのエミッタ196が抵抗184に接続され、そのベース

198が演算増幅器180の出力204に接続される。抵抗184は、エミッタ196と接地電力バスライン78との間に接続される。エミッタ196は、演算増幅器180の反転入力206にも接続される。抵抗186は、演算増幅器180の非反転入力208と制御電圧入力210との間に接続される。電流スイッチ188は、非反転入力208と接地電力バスライン78との間に接続されている。この電流スイッチ188は、電流スイッチのスイッチ入力212で受信したプログラムイネーブル信号により駆動される。

10 【0036】能動負荷178は、図示の実施例では、トランジスタ214および抵抗216を用いて実施されている。トランジスタのコレクタ218は、電流保持回路10の負荷出力30に接続されている。抵抗216は、トランジスタ214のベース220を負荷出力30に接続する。トランジスタのエミッタ222は、電流スイッチ226を介して接地されている。能動負荷は、電流スイッチ226のゲート228に能動高レベルの負荷イネーブル信号を加えることにより、イネーブルにされる。

20 【0037】電圧制御ブースト回路176は、プログラム可能電流源170の電源入力232で受信した電源電流の大きさをプログラムするよう動作する。電源電流をプログラムするには、まず、電流スイッチ226のゲート228の負荷イネーブル信号を論理低レベル電圧に表明することにより能動負荷178をディセーブルにする。負荷がディセーブルである場合、ブースト回路176だけが電源入力232から電流を引き出すことができる。従って、電源電流の大きさは、ブースト回路176により引き出される電流の大きさをプログラムすることにより設定することができる。

30 【0038】ブースト回路176により引き出された電流は、電源電流の所望の大きさに比例する制御電圧を制御電圧入力210に加えることによりプログラムされる。その制御電圧は、例えば、ユーザまたはコンピュータが選択したデジタル値に基づいて制御電圧を生成するデジタル/アナログ変換器(図示せず)により得ることができる。スイッチ入力212のプログラムイネーブル信号が論理高レベル電圧にある場合、電流スイッチ188が閉鎖されて、制御電圧が抵抗186を介して接地へ流入する。プログラムイネーブル信号を低レベル電圧に表明することにより、電流スイッチ188が開放状態に換わり、制御電圧が演算増幅器180の非反転入力を駆動することが可能となる。演算増幅器180は、制御電圧を増幅し、その増幅された制御電圧でトランジスタ182を駆動する。或る電圧で駆動されると、トランジスタ182は、そのエミッタ196における増幅された制御電圧に比例するブースト電流がインダクタ端子36から抵抗184を介して流れることを可能にする。ここで、前記ブースト電流は、エミッタ196における増幅された制御電圧を抵抗184の抵抗値で除算した値を有する。従って、制御電圧の大きさを適当に選定することにより、ブースト電流の大き

さをプログラムすることができる。

【0039】電源電流の大きさがプログラムされたブースト電流に等しく設定されている場合、電流保持回路10は、電源電流をその大きさに固定することが可能になる。次いで、ブースト回路176をディセーブルにすると同時に能動負荷178をイネーブルにすることにより、前記の固定された電源電流を能動負荷178に加えることができる。このようにして、プログラム可能電流シンク170は、その電源入力232でプログラムされた大きさの電流を引き出すよう動作する。

【0040】図5に示すように、プログラムされた大きさの電源電流を引き出すのではなく、その電流を供給するようプログラム可能電流シンク170(図3)の回路トポロジを反転させることにより、電流保持回路10を用いてプログラム可能電流源240を実施することもできる。プログラム可能電流源240では、電流は、スイッチ246によりインダクタ端子36に接続された電流源242, 244の1つから、インダクタ14を介して、インダクタ端子34に接続されている電流源出力248へと流れる。スイッチ246は、電流源242, 244の何れか一方をインダクタ14に接続するよう動作する。

【0041】電流源244は、所定大きさのパルス状プログラム電流を提供するものであり、ブースト回路176

(図3)と同様に実施することができる。出力248で供給される電源電流の大きさは、電流保持回路10をディセーブルにし、電流源244をスイッチ246でインダクタ14に接続することにより設定される。次いで、電源電流の大きさは、パルス状プログラム電流の所定大きさに等しくなる。電流保持回路10をイネーブルにして電源電流を所定大きさに固定することにより、電源電流を所定大きさに維持することができる。次いで、電流の非制御源である電流源242にインダクタ14を接続するようスイッチ246を動作させることができる。電流保持回路10は、あらゆる過剰電流を駆動回路20に流入させてインダクタ14から無くすことにより、電源電流を固定された大きさに維持し続ける。

【0042】図1に示す電流保持回路10には、上記の他に多数の用途が考えられる。例えば、回路トポロジ10には、電源インピーダンス変換器としての用途がある。電源に接続すると、回路10は、回路の入力インピーダンスを変化させるよう動作する。更に詳細には、スイッチ入力68に論理低レベル電圧を印加することにより回路10をディセーブルにした場合、電流経路26を通るインピーダンスが低くなり、インダクタ14のインピーダンスにのみ等しくなる。しかし、スイッチ入力68に論理高レベル電圧を印加することにより回路10をイネーブルにした場合には、電流経路26のインピーダンスは非常に高くなる。この高インピーダンス効果が達成されるのは、回路10がイネーブルになった場合に、源入力28と負荷出力30との間の電位差が実質的に増大可能である一方、電源電流は

実質的に不変に保たれるからである。従って、電位差を電源電流の変化で除算した値に等しい入力インピーダンスは、非常に高い値となる。

【0043】図1に示す回路トポロジ10の別の用途は、電流モード低域フィルタという用途である。電流モード低域フィルタでは、電流保持回路10は、電流経路26を通る電流を、連続する様な時間間隔で固定するのに使用される。この電流の連続的な固定は、電流に平均化効果を与え、非常に低い周波数のみが、効果的に通過する

(即ち、本質的にはDC通過フィルタ)。

【0044】回路トポロジ10の更に別の用途は、サージ防止装置としての用途である。サージ防止装置用途では、電流保持回路10は、電力サージの検出時にイネーブルになって、電力サージの持続期間中に電源電流を最大電流の大きさ以下に保持する。電力サージは、例えば、インダクタ端子34, 36間の電位差を最大しきい電圧と比較することにより、検出することができる。電力サージにより、電源電流の急速な増大が発生し、このため、最大しきい電圧より大きい電位差が発生することになる。電位差が最大しきい電圧より大きくなった場合には、電流保持イネーブル信号が生成され、回路10がイネーブルになって、電源電流が最大電流の大きさを超過することが防止される。

【0045】回路トポロジ10の更に別の用途は、電力ドロップアウト(drop-out)防止装置、または電力ブラウンアウト(brown-out)防止装置としての用途である。このような用途では、電流保持回路10は、電力のドロップアウトまたはブラウンアウトの検出時にイネーブルになって、負荷30の動作に必要な最小電流より大きい値に電流を維持する。回路10が適当な保護を提供するためには、充分なエネルギーを蓄積コンデンサ18に貯え、負荷30の電力のドロップアウトまたは穏やかなパワーダウンの持続期間に亘り負荷30に供給する必要がある。回路10は、例えば、携帯型コンピュータへの充分な電流を保持し、電源切断時に揮発性電子メモリから不揮発性ディスク記憶装置へのデータの格納が可能となるようにするために、使用することができる。

【0046】本発明の原理を一好適実施例およびその幾つかの変形例を参照して説明し且つ図示してきたが、そのような原理から逸脱することなく本発明の構成および細部を修正可能であることが理解されよう。従って、特許請求の範囲の記載及びそれと等価なものの思想及び範囲内に含まれるそのような実施例を全て本発明として請求することとする。

【0047】

【発明の効果】本発明は上述のように構成したので、電池に印加される電流パルスの負荷への流入が防止され、電池のインピーダンスを回路内で動作中に精確に測定することが可能となる。

【0048】以下に、本発明の実施態様を列挙する。

【0049】1. 電流源から電源電流を受容する第1端子とその電源電流を負荷に供給する第2端子とを備え、前記電源電流の変化に関連する電圧降下を生成する、インダクタと、そのインダクタに結合され、前記電圧降下に応じて前記負荷に付加電流を供給して前記電源電流を一定大きさに維持する、電流駆動手段とを備え、更に、前記第1端子に接続された第1入力と、前記第2端子に接続された第2入力と、前記電流駆動手段に接続された出力とを有する比較器を備え、この比較器が、前記電圧降下に関連する差信号を前記出力において生成する、という特徴とする回路。

【0050】2. 電流源から電源電流を受容する第1端子とその電源電流を負荷に供給する第2端子とを備え、前記電源電流の変化に関連する電圧降下を生成する、インダクタと、そのインダクタに結合され、前記電圧降下に応じて前記負荷に付加電流を供給して前記電源電流を一定大きさに維持する、電流駆動手段とを備え、更に、前記第1端子に接続された第1入力と、前記第2端子に接続された第2入力と、前記電流駆動手段に接続された出力とを有する演算増幅器を備え、この演算増幅器が、前記電圧降下に関連する差信号を前記出力において生成する、ということの特徴とする回路。

【0051】3. 電流源から電源電流を受容する第1端子とその電源電流を負荷に供給する第2端子とを備え、前記電源電流の変化に関連する電圧降下を生成する、インダクタと、そのインダクタに結合され、前記電圧降下に応じて前記負荷に付加電流を供給して前記電源電流を一定大きさに維持する、電流駆動手段とを備え、更に、前記電流駆動手段が、蓄積コンデンサ及び駆動回路を備えている、ということの特徴とする回路。

【0052】4. 電流源から電源電流を受容する第1端子とその電源電流を負荷に供給する第2端子とを備え、前記電源電流の変化に関連する電圧降下を生成する、インダクタと、そのインダクタに結合され、前記電圧降下に応じて前記負荷に付加電流を供給して前記電源電流を一定大きさに維持する、電流駆動手段とを備え、更に、前記電流駆動手段を選択的にイネーブル及びディセーブルにする手段を備えている、ということの特徴とする回路。

【0053】5. 電流経路を通る電流を一定に維持する回路であって、この回路が、電流源と負荷との間の電流経路に直列に接続され、前記電流源に結合された第1端子と前記負荷に結合された第2端子とを有する、インダクタと、蓄積コンデンサと、前記インダクタに結合され前記蓄積コンデンサに接続された駆動手段であって、前記蓄積コンデンサにより電力が供給されて、前記インダクタの前記端子間の電圧降下に関連する付加電流で前記負荷を駆動する、前記駆動手段とを備えることを特徴とする回路。

【0054】6. 前記インダクタの前記端子間の電圧降下

を検出するための、前記第1端子に結合された第1入力端子、及び、前記第2端子に結合された第2入力端子を有し、更に、前記電圧降下に関連する差信号で前記駆動手段を制御するための、前記駆動手段に接続された出力端子を有する、比較手段を更に備えることを特徴とする、前項5記載の回路。

【0055】7. 前記第1入力端子が前記蓄積コンデンサにより前記インダクタの前記第1端子に結合されていることを特徴とする、前項6記載の回路。

10 【0056】8. 前記比較手段が比較器を備えることを特徴とする、前項6記載の回路。

【0057】9. 前記第1入力端子と前記第2入力端子との間に接続されたバイアス抵抗と、前記出力端子と前記蓄積コンデンサとの間に接続されたプルアップ抵抗とを更に備えることを特徴とする、前項8記載の回路。

【0058】10. 前記駆動手段が、ダーリントン構成で接続された一対のトランジスタを備えることを特徴とする、前項9記載の回路。

20 【0059】11. 前記蓄積コンデンサと前記駆動手段との間に接続され、イネーブル信号に応じて開放状態と閉鎖状態とに状態を変化させる、イネーブルスイッチであって、前記開放状態では蓄積コンデンサが前記駆動手段から切り離され、前記閉鎖状態では前記蓄積コンデンサが前記駆動手段に接続されてその駆動手段にエネルギーを供給するようにした、前記イネーブルスイッチを更に備えることを特徴とする、前項5記載の回路。

【0060】12. 前記インダクタの前記第2端子に接続された負荷コンデンサを更に備えることを特徴とする、前項5記載の回路。

30 【0061】13. 負荷に供給する電源電流を固定大きさに保持する方法であって、この方法が、電流源からの電源電流でインダクタを介して負荷を駆動し、前記電流源に接続された前記インダクタの第1端子と、前記負荷に接続された前記インダクタの第2端子との間の電圧降下の変化を検出し、その変化に関連する付加電流で前記負荷を駆動して、前記電源電流を固定大きさに維持する、というステップを備えることを特徴とする、負荷に供給する電源電流を固定大きさに保持する方法。

40 【0062】14. 電流源からのエネルギーを蓄積コンデンサに蓄積し、前記付加電流で前記負荷を駆動する際に前記蓄積コンデンサに蓄積されているエネルギーを使用する、というステップを更に備えることを特徴とする、前項13記載の方法。

【0063】15. 前項13記載の方法に従って電流要件が変動する電源電流を負荷に供給する電池のインピーダンスを検査する方法であって、この方法が、前記電源電流を固定し、前記電池にパルス印加する前にその電池の電圧を測定し、電流パルスを前記電池に印加し、その電池へのパルスの印加中にその電池の電圧を測定し、前記のパルス印加中に測定された電圧と前記のパルス印加前

に測定された電圧との電圧差を決定する、というステップを備え、更に、前記の電源電流を固定させるステップが、前記電源電流でインダクタを介して前記負荷を駆動し、前記電池に接続された前記インダクタの第1端子と、前記負荷に接続された前記インダクタの第2端子との間の電圧降下の変化を検出し、その変化に関連する付加電流で前記負荷を駆動して、前記電源電流を固定大きさに維持する、というステップを備えることを特徴とする、電池のインピーダンスの検査方法。

【0064】16. 前記電圧差を前記電流パルスの量で除算した値と等しい値に前記電池のインピーダンス値を決定する、というステップを備えることを特徴とする、前項15記載の方法。

【図面の簡単な説明】

【図1】 本発明の好適実施例による電流保持インダクタンス乗算回路トポロジの概要を示す回路図である。

【図2】 図1の回路トポロジを用いた電池インピーダンス測定回路の概要を示す回路図である。

【図3】 図1の回路トポロジを用いたプログラム可能電

流シンの概要を示す回路図である。

【図4】 図2の回路における電流の波形を示すグラフである。

【図5】 図1の回路トポロジを用いたプログラム可能電流源の概要を示す回路図である。

【符号の説明】

10 電流保持インダクタンス乗算回路トポロジ

14 インダクタ

16 比較器

18 蓄積コンデンサ

20 駆動回路

26 電流経路

28 電流源

30 負荷

34 第1インダクタ端子

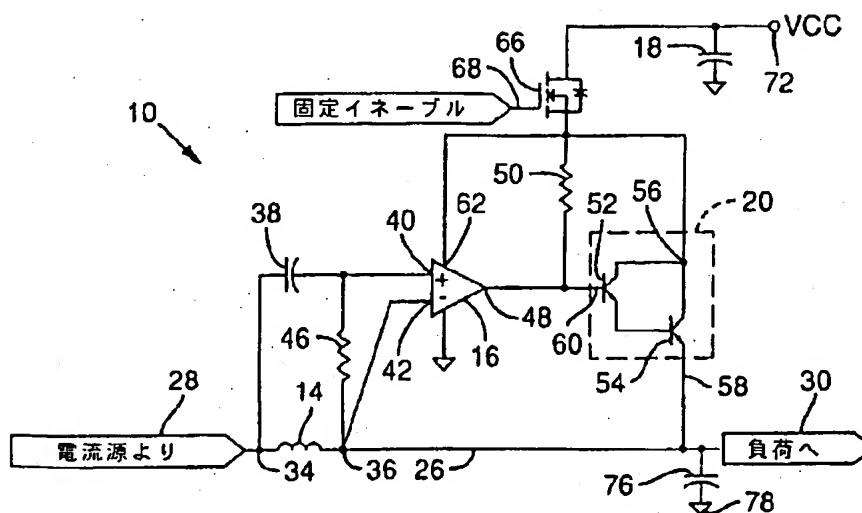
36 第2インダクタ端子

38 コンデンサ

46 バイアス抵抗

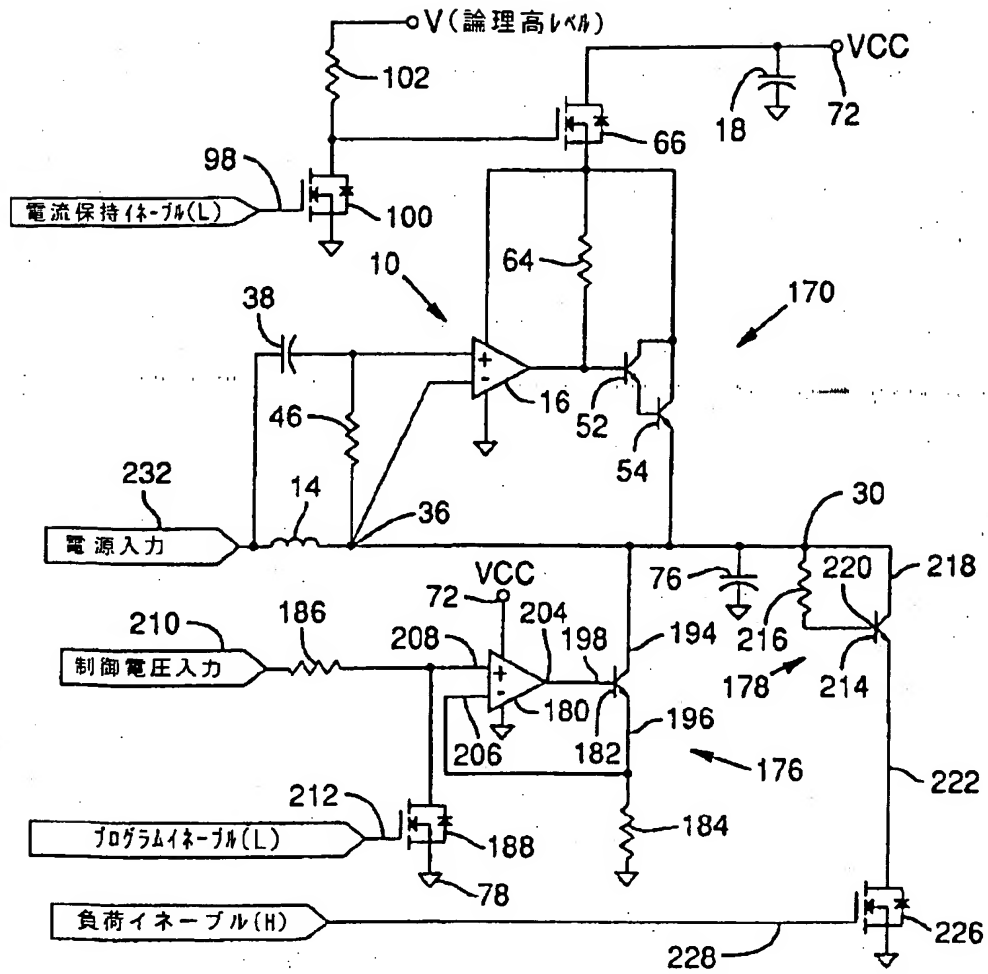
48 出力

【図1】

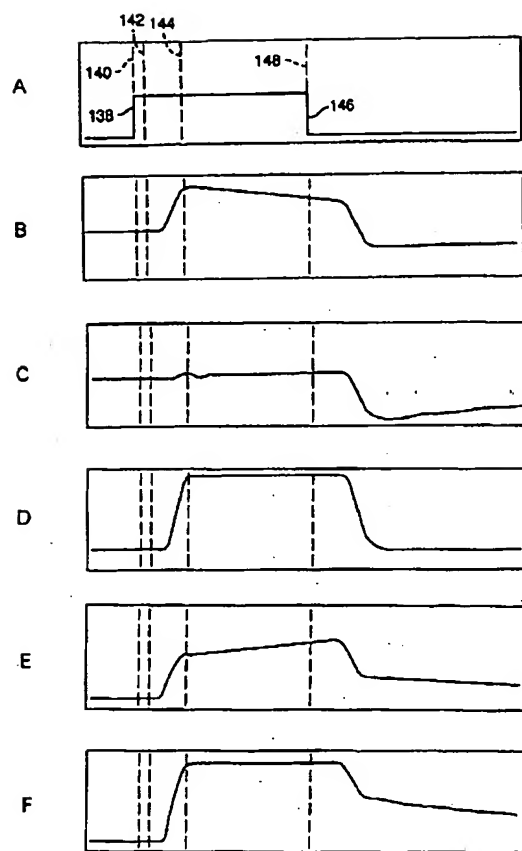


The diagram shows a current source circuit 240. It consists of a fixed inverter 66, a differential pair of transistors 20 and 16, a current mirror 36, a load resistor 14, a feedback resistor 46, and a feedback capacitor 38. The output is labeled '電流源出力' (Current Source Output) 248. The circuit is powered by V+ and V-.

【図3】



【図4】



THIS PAGE BLANK (USPTO)